

计算机系统结构

2017 年 10 月真题及答案解析

单项选择题：本大题共 10 小题，每小题 1 分，共 10 分。

1. 计算机实现的设计着眼于的技术是（ ）。

- A. 器件技术和编译技术
- B. 器件技术和微组装技术
- C. 微组装技术和模拟技术
- D. 器件技术和模拟技术

答案：B

解析：计算机实现指的是计算机组成的物理实现，包括处理机、主存等部件的物理结构，器件的集成度和速度，器件、模块、插件、底板的划分和连接，专用器件的设计，微组装技术，信号传输，电源、冷却及整机装配技术等。计算机实现的设计着眼于器件技术和微组装技术。

2. 下列选项中，不是并行性开发途径的是（ ）。

- A. 器件改进
- B. 时间重叠
- C. 资源重复
- D. 资源共享

答案：A

解析：并行性开发途径包括时间重叠、资源重复、资源共享等。器件改进不属于并行性开发。

3. 浮点数表示中，当阶值位数一定时，不会受到尾数进制影响的是（ ）。

- A. 精度
- B. 数符
- C. 范围
- D. 离散程度

答案：B

解析：当阶值位数一定时，尾数采用什么进制都会影响到数的可表示范围、精度及数在数轴上分布的离散程度。只有数符是不受尾数进制影响的。

4. 主存中的实际地址称为（ ）。

- A. 物理地址
- B. 逻辑地址
- C. 虚拟地址
- D. 相对地址

答案：A

解析：主存中的实际地址称为实地址、实存地址或物理地址。

5. 下列属于外部中断的是（ ）。

- A. 主存访问方式保护中断
- B. 寻址超过主存容量中断
- C. 定时器中断
- D. 指令和数据格式出错中断

答案：C

解析：外部中断由中断信号引起，来自计算机外部，如定时器中断、外部信号中断、中断键中断等；程序性中断包括指令和数据的格式错误、程序执行中出现异常（主存访问方式保护、寻址超过主存容量中断等）。

6. 下列不属于集中式总线控制优先次序方式的是（ ）。

- A. 串行链接
- B. DMA
- C. 定时查询
- D. 独立请求

答案：B

解析：集中式总线控制的优先次序方式有串行链接、定时查询和独立请求 3 种。

7. CPU 要能预知未来被访问信息的地址是基于计算机程序具有的特性是（ ）。

- A. 快速性

- B. 稳定性
- C. 局部性
- D. 可靠性

答案：C

解析：CPU 要能预知未来被访问信息的地址是基于计算机程序具有局部性，包括时间上的局部性和空间上的局部性。

8. 流水按处理的级别可分为的级数是（ ）。

- A. 6 级
- B. 5 级
- C. 4 级
- D. 3 级

答案：D

解析：流水按处理的级别可分为部件级、处理机级和系统级。

9. 编号为 0, 1, ..., 15 的 16 个处理器，当互连网络函数为 Cube3 时，3 号处理器连接到的处理器的号数是（ ）。

- A. 9
- B. 8. 10
- C. 11
- D. 12

答案：C

解析：四维立方体单级互联函数（Cube3）运算规则是，将已知的微处理器编号从右边第 0 位起数到第 3 位，将该位求反即可得到所求的微处理器编号。因此对于第 3 号微处理器，其二进制编码为 0011，经过变换后为 1011，即与第 11 号微处理器相连接。

10. 按指令流和数据流的多倍性，多处理机属于的系统是（ ）。

- A. SISD
- B. SIMD
- C. MISD
- D. MIMD

答案：D

解析：多处理机是属于多指令流多数据流的系统，即 MIMD。

填空题：本大题共 10 小题，每小题 2 分，共 20 分。

11. 计算机系统层次结构由高到低依次为应用语言机器级、_____、汇编语言机器级、_____、传统机器语言机器级和微程序机器级。

答案：高级语言机器级、操作系统机器级（顺序不能更改）

12. 计算机系统的主要任务包括系统结构、_____和_____的设计。

答案：组成、实现

13. 计算机的运算类指令和_____结构主要是按计算机有什么样的_____来确定的。

答案：运算器、数据表示（顺序不能更改）

14. 所谓规格化正尾数，就是正尾数小数点后的第_____个 r_m 进制数位不是_____的数。

答案：1、0（顺序不能更改）

15. 指令系统的设计包括指令_____和指令_____的设计。

答案：功能、格式

16. 在机器指令系统的设计、发展和改进上有_____和_____两种不同的途径和方向。

答案：CISC、RISC

17. 中断可分为_____、外部中断和_____类。

答案：内部中断、软件中断

18. 信息在总线上的传送方法基本上可分为_____和_____两种。

答案：同步、异步

19. 一个复杂的大程序可以分解成多个在逻辑上相对独立的模块，这些模块可以是主程序、_____或_____也可以是数据块。

答案：子程序、过程

20. 数据驱动计算的操作是按输入数据_____决定的次序进行，需求驱动计算的操作则按数据_____所决定的次序进行。

答案：可用性、需求（顺序不能更改）

简答题：本大题共 5 小题，每小题 6 分，共 30 分。

21. 简述计算机功能分别用硬件实现和软件实现的优点和缺点。

答案：（1）计算机功能用硬件实现的优点是速度较快，性能好，缺点是不灵活，适应差。
（2）计算机功能用软件实现的优点是设计容易，修改容易，有灵活的适应性，缺点是速度，性能低。

22. 简述数据描述符和标识符的差别。

答案：（1）标识符是和每个数据相连的，合存在一个存储单位中，描述单个数据的类型特征；（2）数据描述符则是与数据分开存放，用于描述所要访问的数据是整块的还是单个的，访问该数据块或数据元素所要的地址以及其他信息等。

23. 简述面向高级语言的优化实现改进 CISC 指令系统的途径。

答案：（1）通过对源程序中各种高级语言语句的使用频度进行统计来分析改进；（2）如何面向编译，优化代码生成来改进；（3）改进指令系统，使它与各种语言间的语义差距都有同等的缩小；（4）采用让计算机具有分别向各种高级语言的多种指令系统、多种系统结构的面向问题动态自寻优的计算机系统；（5）发展高级语言计算机（或高级语言机器）。

24. 简述中断系统的主要功能和要求。

答案：（1）中断系统的主要功能包括：中断请求的保护和清除、优先级的确定、中断断点及现场的保护、对中断请求的分析和处理以及中断返回。（2）中断系统的要求：高的中断响应速度；中断处理的灵活。

25. 简述数据流计算机存在的问题。

答案：（1）如果题目本身数据相关性强，内涵并行性不多时，就会使效率比系统 VON NEUMANN 型机低；（2）在数据流计算机中为给数据建立、识别、处理标识，需要花费较多的辅助开销和较大的存储空间；（3）数据流计算机不保存数组。处理大型组时，会增加额外的传输开销；（4）数据流语言的变量代表数值，使程序员无法控制存储分配；（5）数据流计算机互连网络设计困难，输入/输出系统不够完善；（6）数据计算机没有程序计数器，给诊断和维护带来困难。

简单应用题：本大题共 2 小题，每小题 10 分，共 20 分。

26. 程序存放在模 32 单字交叉存储器中，设访存申请队的转移概率 $A=25\%$ ，求每个存储周期能访问到的平均字数。当模为 16 呢？由此可得到什么结论？

答案：每个存储周期平均能访问到的字数为即每个存储周期平均能访问到 3.96 个字。由此看出，两种情况非常接近。即，此时提高模数 M 对提高主存实际频宽的作用已不显著。实际上，模 M 的进一步增大，会因工程实现上的问题，导致实际性能可能会比模 16 还低，且价格高。所以，模 M 不宜太大。

27. 采用 LRU 替换算法的页式虚拟存储器共有 9 页空间准备分配给 A、B 两道程序。已知 B 道程序若给其分配 4 页时，命中率为 $8/15$ ；若分配 5 页时，命中率可达 $10/15$ 。现在给出 A 道程序的页地址流为 2、3、2、1、5、2、4、5、3、2、5、2、1、4、5。

- (1) 画出用堆栈对 A 道程序页地址流的模拟处理过程图；
- (2) 统计给其分配 4 页和 5 页时的命中率。

答案：用堆栈对 A 道程序页地址流的模拟处理过程如下表所示。由表可知，分配 4 页时， $H=7/15$ ；分配 5 页时， $H=10/15$ 。

综合应用题：本大题共 2 小题，每小题 10 分，共 20 分。

28. 有一个 Cache 存储器，主存有 0~7 共 8 块，Cache 为 4 块，采用组相联映像，设 Cache 已先后预取进了主存的第 1、5、3、7 块，现访存块地址流又为 1、2、1、3、7、0、1、2、5、6 时，在 Cache 分 2 组的条件下：

- (1) 画出用 FIFO 替换算法时，Cache 内各块的实际替换过程图，并标出命中时刻。
- (2) 求出在此期间的 Cache 命中率。

答案：(1) FIFO 替换算法对 CACHE 内各块的实际替换过程及命中时刻如下图所示。(2) 命中率 $HC=2/10=0.2$

29. 阵列有 0~7 共 8 个处理单元，要求按 (0, 5)、(1, 4)、(2, 7)、(3, 6) 配对通信。

- (1) 写出实现此功能的互连函数的一般式；
- (2) 画出用三级立方体网络实现互连函数的互连网络拓扑图，并标出各控制开关的状态。

答案：(1) 互连函数的一般式：(2) 拓扑结构及控制开关状态如下图所示：

